

## MISE EN ŒUVRE DE LA NORME IEC61508

Réalisable en présentiel ou à distance (FOAD)

Type	Référence	Durée	Tarif HT
INTER	1.04.04.0011	3 jours (21 h)	2450 €
INTRA	2.04.04.0011	3 jours (21 h)	5400 €*

\* forfait pour 6 pers max

### DESCRIPTIF DE LA FORMATION

Cette formation permet d'assimiler les principes fondamentaux relatifs à la sécurité fonctionnelle de systèmes industriels à logiciels prépondérants suivant la norme IEC 61508.

### OBJECTIFS PÉDAGOGIQUES

À l'issue de la formation, l'apprenant sera capable de :

- ▶ Connaître les principes généraux et les process de développement nécessaires pour être conforme à la norme IEC 61508 (système, électronique, logiciel)
- ▶ Connaître les modulations de mise en œuvre de la norme IEC 61508 en fonction du niveau de SIL
- ▶ Déterminer les actions et documents nécessaires pour justifier de la conformité à la norme IEC 61508
- ▶ Comprendre les dispositions applicables dans le cas d'utilisation d'outils ou de composants réutilisables
- ▶ Comprendre les modalités d'évaluation quantitatives des parties électroniques (sur la 3<sup>ème</sup> journée)

### PROGRAMME

- ▶ **Introduction à la norme IEC 61508**
- ▶ **Présentation générale de la norme IEC 61508**  
Structure/Principes Généraux/Cycle de vie sécurité  
Évaluation de Sécurité Fonctionnelle
- ▶ **Vision système**  
Objectifs et prescriptions des phases système  
Détermination et Allocation du niveau de SIL  
Présentation des méthodes APR, AMDE, AdD
- ▶ **Vision Logiciel**  
Phases amont - Exigences selon niveau de SIL/Documentation  
Phases aval - Exigences selon niveau de SIL  
Capabilité systématique/Manuel de Sécurité
- ▶ **Sûreté de Fonctionnement et réutilisation**  
Parcours/Qualification des composants : réutilisations, COTS  
Qualification des outils
- ▶ **Discussion et conclusion**

**3<sup>ème</sup> journée :**

- ▶ **Vision matériel électronique**  
Objectifs et prescriptions des phases E/E/PE  
Défaillances aléatoires et SIL  
Défaillances systématiques et SIL /Manuel de sécurité
- ▶ **Vision FPGA**  
Cycle de vie FPGA/Exigences selon niveau de SIL
- ▶ **Discussion et conclusion**

### INFORMATIONS UTILES

#### Public concerné

Ce stage s'adresse aux Responsables de service, Responsables qualité, Chefs de projet, Ingénieurs de développement, Ingénieurs de test, Ingénieurs SdF...

#### Prérequis

La connaissance de la démarche d'ingénierie de développement électronique et/ou logiciel (cycle en V).

#### Moyens pédagogiques, techniques et d'encadrement

Un support de cours numérique est remis à chaque apprenant. Le déroulé pédagogique de la session liste les méthodes retenues.

#### Modalités de suivi du stagiaire

Questionnaire d'entrée, quiz de milieu de formation, questionnaire de sortie et un questionnaire de satisfaction.

#### Délai d'accès

Groupe constitué en fonction de la demande, maximum 4 semaines avant le début de la session.

#### Accueil situation de handicap

Notre offre de formation est accessible à tous. En cas de situation de handicap nécessitant un aménagement particulier, vous pouvez joindre notre **Correspondant Handicap** au :

Tél : 05 61 30 69 00 Email : [formation@isit.fr](mailto:formation@isit.fr)

**Plusieurs formats de formations possibles, veuillez nous contacter.**